

Analisis Penempatan Kapasitor Bank Pada IEEE 69-Bus Sistem Distribusi Radial

Muhira Dzar Faraby¹⁾, Ian Maulana Usrha²⁾, Muh. Gibran Satrio³⁾, Muh. Basyith⁴⁾, Ahmad Rizal Sultan⁵⁾

¹⁾Program Studi D4 Teknik Listrik, Jurusan Teknik Elektro, Politeknik Negeri Ujung Pandang
muhiradzfaraby@poliupg.ac.id

²⁾Program Studi D4 Teknik Listrik, Jurusan Teknik Elektro, Politeknik Negeri Ujung Pandang
ianmaulana170401@gmail.com

³⁾Program Studi D4 Teknik Listrik, Jurusan Teknik Elektro, Politeknik Negeri Ujung Pandang
gibransatrio@gmail.com

⁴⁾Program Studi D4 Teknik Listrik, Jurusan Teknik Elektro, Politeknik Negeri Ujung Pandang
muhbasyith@gmail.com

⁵⁾Program Studi D4 Teknik Listrik, Jurusan Teknik Elektro, Politeknik Negeri Ujung Pandang
rizal.sultan@poliupg.ac.id

Abstrak

Penelitian ini adalah penelitian dengan metode simulasi dan studi kasus yang bertujuan untuk mengetahui pengaruh pemasangan kapasitor bank terhadap faktor daya, objek pada penelitian ini adalah sistem distribusi radial IEEE 69-bus. Terdapat tiga kondisi yang diujikan pada penelitian ini, yaitu kondisi normal, kondisi beban meningkat, serta kondisi perbaikan. Dari hasil percobaan simulasi menggunakan software ETAP v12.6.0 didapatkan hasil pada kondisi normal terdapat beberapa bus yang mengalami kondisi undervoltage dengan tipe marginal, pada kondisi beban meningkat akan diiringi dengan peningkatan rugi daya aktif pada sistem dan membuat jumlah bus yang terdampak undervoltage meningkat dibanding kondisi sebelumnya, bahkan terdapat beberapa bus yang mencapai kondisi undervoltage dengan tipe critical undervoltage. Pada kondisi perbaikan, 3 buah kapasitor ditempatkan pada sistem dan membuat rugi daya aktif menurun, namun hanya berkisar antara 6,07 hingga 6,28%.

Keywords: Kapasitor bank, Rugi-rugi daya, Faktor daya, IEEE 69-Bus Sistem Distribusi Radial, Etap

I. PENDAHULUAN

Listrik merupakan salah satu bentuk energi yang mempengaruhi hidup dan kehidupan manusia saat ini. Semakin berkembangnya ilmu pengetahuan menghasilkan penemuan-penemuan baru yang pada dasarnya membutuhkan listrik sebagai sumber energi. Dengan kata lain, semakin bertambah pula kebutuhan akan adanya listrik dalam kehidupan [1]. Dengan melihat pertumbuhan konsumsi listrik tersebut, maka dirasa perlu untuk mengetahui aspek yang dipertimbangkan dalam pengadaannya.

Perencanaan pengadaan dan instalasi suatu peralatan tenaga listrik yang akan dihubungkan dalam suatu sistem kelistrikan harus mempertimbangkan tiga aspek yaitu mutu atau kualitas, ekonomis, dan keandalannya [2]. Karena hal itulah kita membutuhkan kualitas daya listrik yang baik, untuk memenuhi kebutuhan tadi.

Kualitas daya dalam sistem tenaga merupakan hal yang sangat penting dan harus diperhatikan untuk menjaga stabilitas dan kontinuitas sistem tenaga listrik dalam suatu industri. Diantara permasalahan kualitas daya yang timbul salah satunya adalah penurunan nilai faktor daya yang menyebabkan konsumsi daya menjadi berlebih [3].

Faktor daya beban akan menjadi rendah, hal itu banyak terjadi di jaringan distribusi yang bebannya industri yang sangat banyak menggunakan motor-motor listrik [4]. Pada suatu industri manufaktur penyaluran daya listrik digunakan untuk melayani beban-beban seperti motor

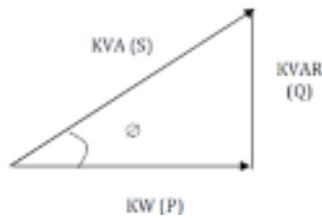
listrik, transformator, dan peralatan listrik lainnya yang mana beban-beban tersebut mengandung gulungan-gulungan kawat (induktor). Induktor merupakan komponen yang menyerap daya listrik untuk keperluan magnetisasi dan daya listrik tersebut disebut daya reaktif. Suatu beban dikatakan induktif apabila beban tersebut membutuhkan daya reaktif dan disebut kapasitif apabila menghasilkan daya reaktif. Bertambahnya beban yang bersifat induktif membutuhkan daya reaktif yang besar sehingga sumber (pembangkit listrik) harus mensuplai daya yang lebih besar. [5]

Kerugian daya yang disebabkan beban induktif bisa dikurangi dengan daya reaktif yang dapat diperoleh dengan memasang rangkaian kapasitor (kapasitor bank) paralel dengan beban. Jika beban induktif ini berubah ubah, maka daya kapasitif yang dipasang juga dapat berubah. Pada penggunaan kompensasi kapasitor pada beban induktif dapat meningkatkan efisiensi energi listrik. [6]

II. KAJIAN LITERATUR

A. Faktor Daya

Faktor daya yang dinotasikan $\cos \phi$ didefinisikan sebagai perbandingan antara arus yang dapat menghasilkan kerja didalam suatu rangkaian terhadap arus total yang masuk kedalam rangkaian atau dapat dikatakan sebagai perbandingan daya aktif (kW) dan daya semu (kVA). [7]



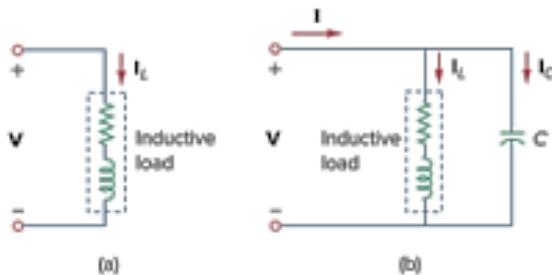
Gambar 1. Segitiga Daya

B. Perbaikan Faktor Daya

Faktor daya umumnya memiliki dua kondisi yang perlu diperbaiki yaitu kondisi lagging dimana arus mengalami ketertinggalan dari tegangan dan kondisi leading dimana arus mendahului tegangan, kedua kondisi ini mengakibatkan rendahnya nilai faktor daya. Faktor daya yang bernilai rendah menyebabkan peningkatan arus yang dihantarkan, hal ini dapat berakibat rugi rugi daya dan drop tegangan. [8]

$$Faktor\ Daya = \frac{Daya\ Aktif\ (P)}{Daya\ Semu\ (S)} \quad (1)$$

Rendahnya faktor daya ini disebabkan oleh meningkatnya nilai daya reaktif dikarenakan beban induktif seperti pada gambar 2(a), oleh karena itu untuk mengurangi daya reaktif maka diperlukan perbaikan faktor daya, salah satu metode perbaikan yang digunakan adalah pemasangan kapasitor seperti pada gambar 2(b). [7]



Gambar 2. (a) Beban Induktif dan (b) Beban Induktif dengan Pemasangan Kapasitor

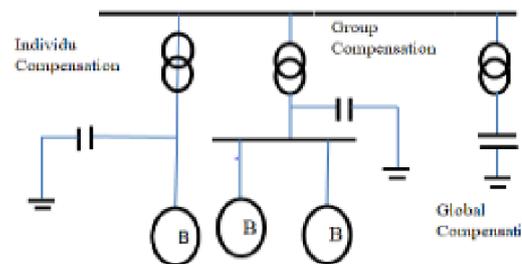
C. Kapasitor Bank

Bank kapasitor adalah peralatan yang digunakan untuk memperbaiki kualitas pasokan energi listrik seperti memperbaiki mutu tegangan di sisi beban, memperbaiki faktor daya (cos θ) dan mengurangi rugi-rugi transmisi. Efisiensi pada suatu jaringan akan meningkat dengan dipasangnya kapasitor shunt karena memperbaiki faktor daya. Jika kapasitor dihubungkan secara paralel pada saluran, maka kapasitor akan memberi arus reaktif untuk mengimbangi arus yang diambil oleh beban induktif. Kapasitor shunt akan memberikan arus leading dengan menghitung sebagian atau seluruh komponen lagging dari arus beban induktif pada tempat di mana kapasitor itu terpasang.

D. Metode Pemasangan Kapasitor Bank

Beberapa metode yang dapat dilakukan untuk penempatan dan hubungan kapasitor bank terhadap beban tergantung dari dan dimana kita akan menggunakan kapasitor tersebut dan berapa nilai daya reaktif kompensator dari kapasitor bank yang kita perlukan. Pada hal ini lokasi pemasangan kapasitor bank memiliki beberapa cara, namun ada 3 cara yang banyak digunakan untuk pemasangan kapasitor bank yaitu: [9]

- Individual compensation
- global compensation
- group compensation



Gambar 3. Metode Penempatan Kapasitor Bank

Pada metode Global Compensation, kapasitor diposisikan pada induk panel Low Voltage maindistribution panel (LVMDP), oleh karenanya arus yang hanya turun pada penghantar antara panel MDP dan transformator, sedangkan arus yang lewat setelah MDP tidak turun. Dengan metode Group Compensation, kapasitor yang mempunyai beberapa panel kapasitor disambung pada panel Sub Distribution Panel (SDP). Sedangkan pada metode Individual Compensation pada masing-masing beban dipasangkan kapasitor khususnya yang menyerap daya reaktif yang besar, cara ini lebih efektif dan lebih baik dari segi teknisnya. Namun kekurangannya adalah kapasitor butuh ruang atau tempat untuk meletakkannya. [10]

III. METODE PENELITIAN

A. Jenis Penelitian

Adapun metode yang digunakan dalam penelitian antara lain adalah Metode Simulasi dan Studi Kasus. Simulasi merupakan bentuk penelitian yang bertujuan untuk mencari gambaran melalui sebuah sistem berskala kecil atau sederhana (model) dimana didalam model tersebut akan dilakukan manipulasi atau control untuk melihat pengaruhnya. Studi Kasus adalah eksplorasi mendalam dari sistem terikat berdasarkan pengumpulan data yang luas. Studi kasus melibatkan investigasi kasus yang dapat didefinisikan sebagai suatu entitas atau objek studi yang dibatasi, atau terpisah untuk penelitian dalam hal waktu, tempat atau batas-batas fisik. [11]

B. Objek IEEE 69 Bus Data

Tabel 1. Data Pembebanan IEEE 69 bus RDS

No. Bus	kW	kVAR	No. Bus	kW	kVAR
2	0	0	36	26	18.55
3	0	0	37	26	18.55
4	0	0	38	0	0
5	0	0	39	24	17
6	2.6	2.2	40	24	17
7	40.4	30	41	1.2	1
8	75	54	42	0	0
9	30	22	43	6	4.3
10	28	19	44	0	0
11	145	104	45	39.22	26.3
12	145	104	46	39.22	26.3
13	8	5	47	0	0
14	8	5.5	48	79	56.4
15	0	0	49	384.7	274.5
16	45.5	30	50	384.7	274.5
17	60	35	51	40.5	28.3
18	60	35	52	3.6	2.7
19	0	0	53	4.35	3.5
20	1	0.6	54	26.4	19
21	114	81	55	24	17.2
22	5	3.5	56	0	0
23	0	0	57	0	0
24	28	20	58	0	0
25	0	0	59	100	72
26	14	10	60	0	0
27	14	10	61	1244	888
28	26	18.6	62	32	23
29	26	18.6	63	0	0
30	0	0	64	227	162
31	0	0	65	59	42
32	0	0	66	18	13
33	14	10	67	18	13
34	19.5	14	68	28	20
35	6	4	69	28	20

Tabel 2. Data Impedansi IEEE 69 bus RDS

Node i	Node j	Rij (Ω)	Xij (Ω)	Node i	Node j	Rij (Ω)	Xij (Ω)
1	2	0.0005	0.0012	3	36	0.0044	0.0108
2	3	0.0005	0.0012	36	37	0.064	0.1565
3	4	0.0015	0.0036	37	38	0.1053	0.123
4	5	0.0251	0.0294	38	39	0.0304	0.0355
5	6	0.366	0.1864	39	40	0.0018	0.0021
6	7	0.381	0.1941	40	41	0.7283	0.8509
7	8	0.0922	0.047	41	42	0.31	0.3623
8	9	0.0493	0.0251	42	43	0.041	0.0475
9	10	0.819	0.2707	43	44	0.0092	0.0116
10	11	0.1872	0.0619	44	45	0.1089	0.1373
11	12	0.7114	0.2351	45	46	0.0009	0.0012
12	13	1.03	0.34	4	47	0.0034	0.0084
13	14	1.044	0.345	47	48	0.0851	0.2083
14	15	1.058	0.3496	48	49	0.2898	0.7091
15	16	0.1966	0.065	49	50	0.0822	0.2011
16	17	0.3744	0.1238	8	51	0.0928	0.0473
17	18	0.0047	0.0016	51	52	0.3319	0.1114
18	19	0.3276	0.1083	9	53	0.174	0.0886
19	20	0.2106	0.069	53	54	0.203	0.1034
20	21	0.3416	0.1129	54	55	0.2842	0.1447
21	22	0.014	0.0046	55	56	0.2813	0.1433
22	23	0.1591	0.0526	56	57	1.59	0.5337
23	24	0.346	0.1145	57	58	0.7837	0.263
24	25	0.7488	0.2475	58	59	0.3042	0.1006
25	26	0.3089	0.1021	59	60	0.3861	0.1172
26	27	0.1732	0.0572	60	61	0.5075	0.2585
3	28	0.0044	0.0108	61	62	0.0974	0.0496
28	29	0.064	0.1565	62	63	0.145	0.0738
29	30	0.3978	0.1315	63	64	0.7105	0.3619
30	31	0.0702	0.0232	64	65	1.041	0.5302
31	32	0.351	0.116	11	66	0.2012	0.0611
32	33	0.839	0.2816	66	67	0.0047	0.0014
33	34	1.708	0.5646	12	68	0.7394	0.2444
34	35	1.474	0.4873	68	69	0.0047	0.0016

Pada penelitian ini, akan dibahas mengenai simulasi dan analisis terhadap sistem distribusi radial 69 bus standard IEEE dengan 3 kasus yang berbeda, yakni:

1. Kondisi pertama ialah kondisi normal yaitu beban sesuai dengan data standar sistem distribusi radial IEEE 69 bus.
2. Kondisi kedua ialah kondisi peningkatan beban yaitu terjadi peningkatan beban 20% untuk setiap bus kecuali beban pada 3 bus acak akan ditingkatkan sebesar 3x lipat.
3. Kondisi ketiga ialah kondisi penambahan 3 unit kapasitor 100 kVAR.

D. Tahapan Penelitian

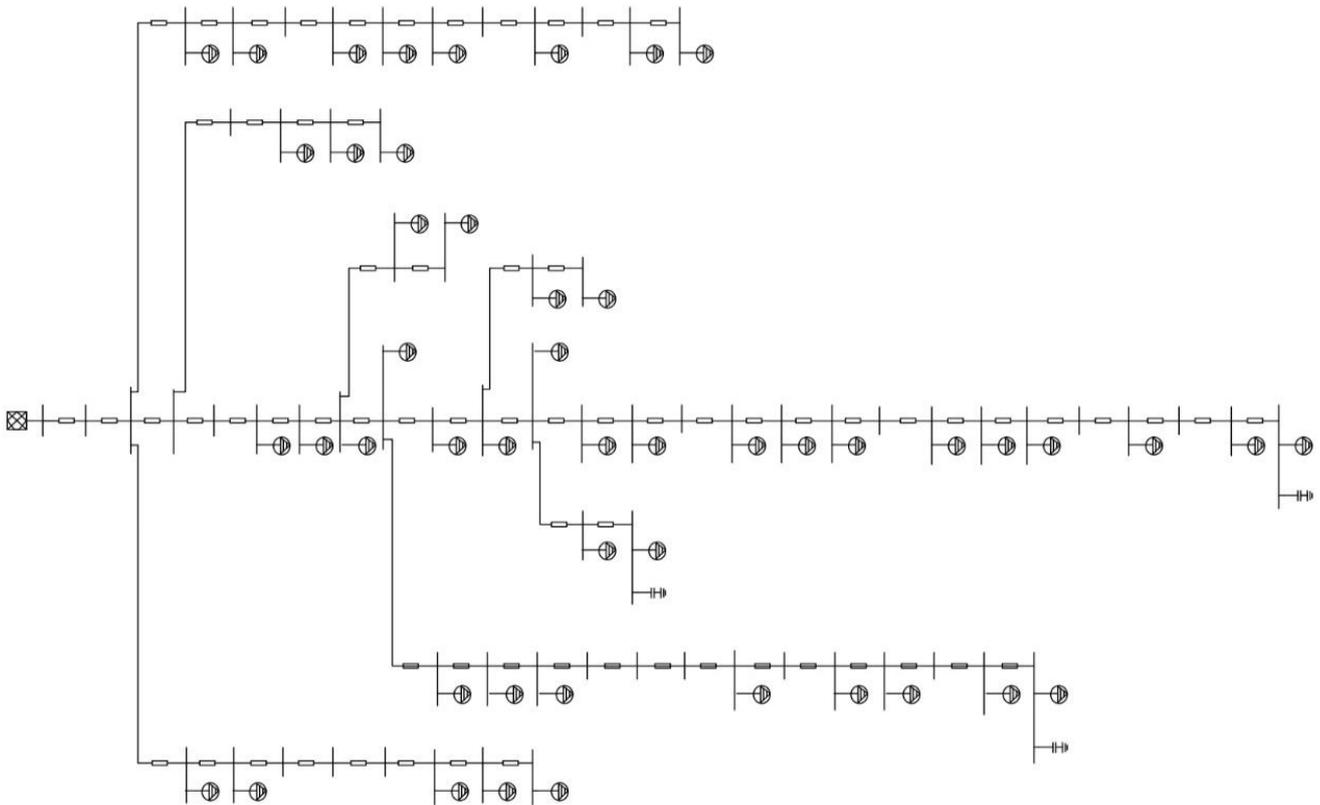


Gambar 4. Diagram Alir Penelitian

IV. HASIL DAN PEMBAHASAN

A. Sistem Distribusi Radial IEEE 69 Bus

Single line diagram (SLD) dari sistem distribusi radial IEEE 69 bus dapat dilihat pada gambar 5 di bawah ini:



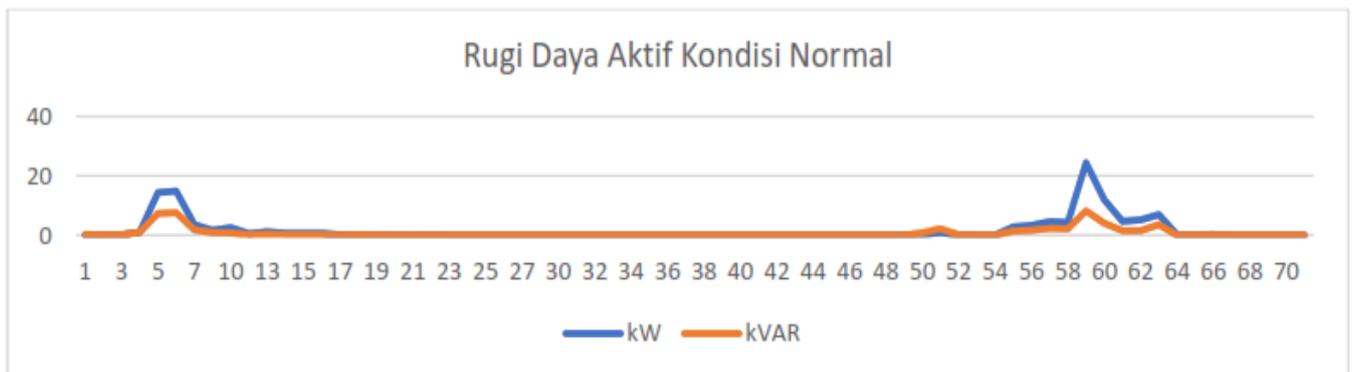
Gambar5. Single Line Diagram Distribusi Radial IEEE 69 bus

B. Simulasi dan Analisa

Simulasi pada penelitian ini sepenuhnya menggunakan software ETAP v12.6.0 untuk menampilkan load flow analysis dari sistem distribusi radial IEEE 69 bus. Analisa dari hasil simulasi yang telah dijalankan pada software ETAP didasarkan pada besar rugi daya aktif serta profil

tegangan pada tiap- tiap kondisi uji yang dilakukan, yang nantinya akan menjadi acuan dalam penentuan kapasitas kapasitor bank, serta metode penempatan yang akan digunakan nantinya.

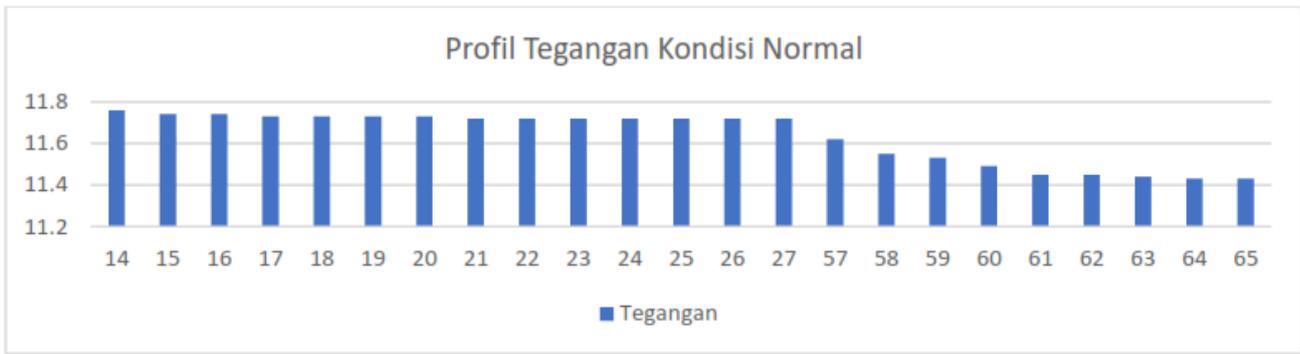
1. Kondisi Pertama



Gambar 6. Grafik rugi daya aktif saluran pada kondisi pertama 69 bus IEEE

Pada gambar 6 dapat terlihat hasil simulasi sistem radial IEEE 69 bus dalam kondisi pertama (kondisi normal), grafik tersebut memperlihatkan besar rugi

daya aktif pada saluran dalam kondisi normal. Total rugi daya yang terdapat pada saluran ialah sebesar 112,1 kW dan 51,2 kVAR.



Gambar 7. Grafik profil tegangan kondisi 1 pada bus dengan keadaan tidak normal sistem IEEE 69 bus

Gambar 7 menunjukkan bahwa pada kondisi normal dengan data pembebanan sesuai standar sistem radial IEEE 69 bus, terdapat beberapa bus yang mengalami keadaan *undervoltage* dengan tipe

marginal undervoltage (keadaan dimana tegangan pada bus mengalami penurunan 2-5% dari tegangan nominalnya).

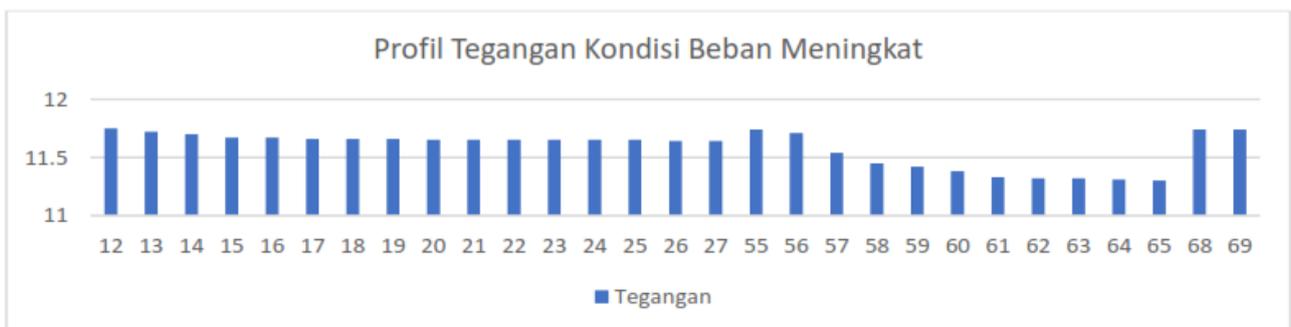
2. Kondisi Kedua



Gambar 8. Grafik rugi daya aktif saluran pada kondisi kedua 69 bus IEEE

Pada gambar 8 dapat terlihat hasil simulasi sistem radial IEEE 69 bus dalam kondisi kedua (kondisi beban ditingkatkan), grafik tersebut memperlihatkan besar rugi daya aktif pada saluran dalam kondisi kedua meningkat

dibandingkan kondisi sebelumnya. Total rugi daya yang terdapat pada saluran ialah sebesar 168,9 kW dan 77,4 kVAR.

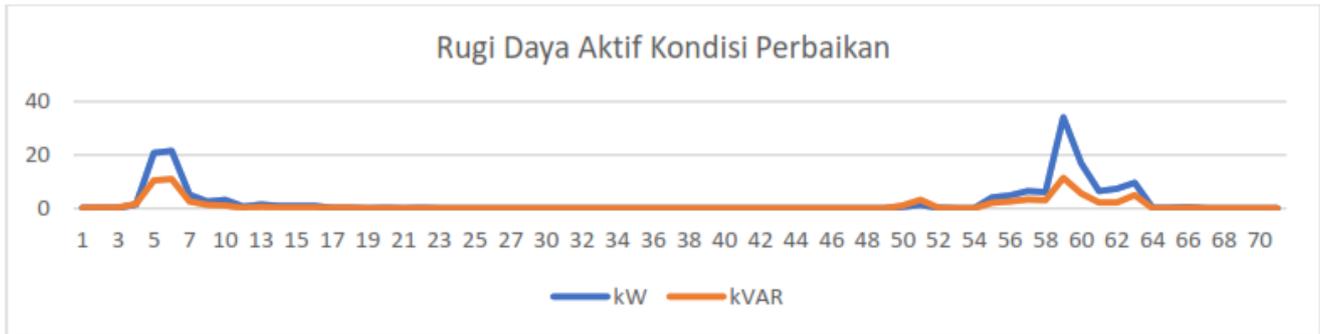


Gambar 9. Grafik profil tegangan kondisi 2 pada bus dengan keadaan tidak normal sistem IEEE 69 bus

Gambar 9 menunjukkan bahwa pada kondisi beban meningkat dengan data pembebanan sesuai standar sistem radial IEEE 69 bus yang telah ditingkatkan, terjadi penambahan jumlah bus yang mengalami keadaan

undervoltage dengan tipe *marginal undervoltage* (keadaan dimana tegangan pada bus mengalami penurunan 2-5% dari tegangan nominalnya) dan tipe *critical undervoltage* (keadaan dimana tegangan pada bus mengalami penurunan >5% dari tegangan nominalnya).

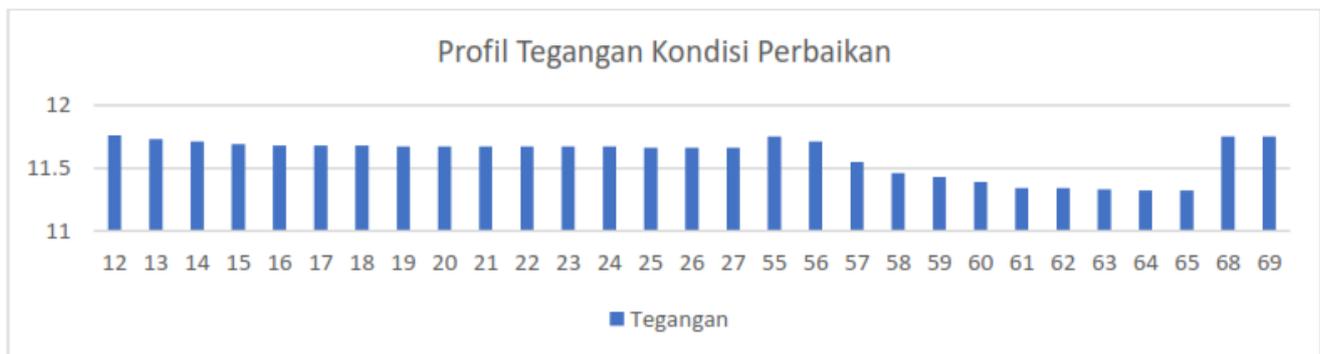
3. Kondisi Ketiga



Gambar 10. Grafik rugi daya aktif saluran pada kondisi ketiga 69 bus IEEE

Pada gambar 10 dapat terlihat hasil simulasi sistem radial IEEE 69 bus dalam kondisi ketiga (kondisi perbaikan), grafik tersebut memperlihatkan besar rugi daya aktif pada

saluran dalam kondisi ketiga menurun dibandingkan kondisi sebelumnya. Total rugi daya yang terdapat pada saluran ialah sebesar 158,3 kW dan 72,7 kVAR



Gambar 11. Grafik profil tegangan kondisi 3 pada bus dengan keadaan tidak normal sistem IEEE 69 bus

Gambar 11 menunjukkan bahwa pada kondisi perbaikan dengan data pembebanan sesuai standar sistem radial IEEE 69 bus yang telah ditingkatkan namun dengan penambahan 3 unit kapasitor 100kVAR sebagai upaya kompensasi reaktif, jumlah bus yang mengalami keadaan undervoltage dengan tipe marginal undervoltage (keadaan dimana tegangan pada bus mengalami penurunan 2-5% dari

tegangan nominalnya) dan tipe critical undervoltage (keadaan dimana tegangan pada bus mengalami penurunan >5% dari tegangan nominalnya) masih sama dengan kondisi sebelumnya, namun terjadi penurunan rugi daya aktif sebesar 6,28% ke angka 158,3 kW dan 6,07% ke angka 72,7 kVAR dibanding kondisi sebelumnya

V. KESIMPULAN

Berdasarkan hasil analisa data pada pembahasan sebelumnya, maka dapat diambil kesimpulan sebagai berikut:

1. Pada kondisi beban normal sesuai dengan impedansi saluran dan data pembebanan awal sesuai IEEE 69 Bus, terjadi jatuh tegangan hingga menyentuh 2% dari tegangan nominalnya sehingga mengindikasikan terjadinya kondisi *marginal under voltage* pada beberapa bus yang cenderung jauh dari sumber tegangan, dan rugi- rugi daya pada saluran mencapai 112,1 kW dan 51,2 kVAR.

2. Pada kondisi beban di tingkatkan pada setiap beban, jumlah bus yang mengalami jatuh tegangan meningkat hingga beberapa bus mengalami jatuh tegangan sebesar 5% dari tegangan nominalnya sehingga mengindikasikan terjadinya kondisi *critical under voltage* dan rugi- rugi daya pada saluran mencapai 168,9 kW dan 77,4 kVAR.
3. Pada kondisi perbaikan dengan percobaan penempatan 3 buah kapasitor berkapasitas 100kVAR, jatuh tegangan dapat sedikit dikurangi, namun jatuh tegangan yang berkurang setelah pemasangan 3 buah kapasitor tadi belum mampu membuat system terhindar dari *kondisi under voltage*, dan rugi-rugi daya pada saluran setelah kapasitor

terpasang hanya berkurang 6,28% ke angka 158,3 kW dan 6,07% ke angka 72,7 kVAR.

Tegangan”, Gorontalo, Indonesia, 2019, DOI: 10.37905/jjee.v1i1.2725

REFERENSI

- [1] A. Abadi and Syafii, “Analisa Perbaikan Profil Tegangan Sistem Tenaga Listrik Sumbar Menggunakan Kapasitor Bank dan Tap Transformator”, Padang, Indonesia, 2015, DOI: 10.25077/jnte.v4n2.145.2015
- [2] M. D. Faraby and O. Penangsang, “Studi Aliran Beban Interkoneksi Sistem Sulbansel hingga Tahun 2020 Berdasarkan RUPTL PT. PLN (Persero) 2017-2026”, Surabaya, Indonesia, DOI: 10.32487/jst.v3i1.224
- [3] A. B. Ar Rahman, “Optimalisasi Penempatan Kapasitor Bank Untuk Memperbaiki Kualitas Daya Pada Sistem Kelistrikan Semen Indonesia Aceh Menggunakan Metode Genetic Algorithm (GA)”, Surabaya, Indonesia, 2016, DOI:10.12962/j23373539.v5i2.16123
- [4] T. Barlian and Y. Apriani and N. Savitri and M. Hurairah, “Analisis Kapasitor Bank Untuk Memperbaiki Tegangan”, Palembang, Indonesia, 2020, DOI: 10.32502/jse.v4i2.2562
- [5] A. U. Ulya, “Analisis dan Simulasi Pengaruh Pemasangan Capasitor Bank Untuk Perbaikan Faktor Daya Menggunakan Simulink Pada Sistem Tenaga Listrik di PT. Bogowonto Primalaras”, Semarang, Indonesia, 2019, DOI:10.26714/me.v12i1.5336
- [6] H. N. Isnianto and E. Puspitaningrum, “Monitoring Tegangan, Arus, dan Daya Secara Real Time Untuk Perbaikan Faktor Daya Secara Otomatis Pada Jaringan Listrik Satu Fase Berbasis Arduino”, Yogyakarta, Indonesia, 2018, DOI: 10.22146/jntt.39205.
- [7] M. Amir and A. M. Somantri, “Analisis Perbaikan Faktor Daya Untuk Memenuhi Penambahan Beban 300kVA Tanpa Penambahan Daya PLN”, Jakarta Selatan, Indonesia, 2017, DOI: 10.37277/s.v19i1.153.
- [8] N. Fartino and Tarmizi and M. Syukri, “Kajian Perancangan Alat Perbaikan Faktor Daya Otomatis”, Banda Aceh, Indonesia, 2020, DOI: 10.24815/kitektro.v5i1.15543.
- [9] D. A. Basudewa, “Analisa Penggunaan Kapasitor Bank Terhadap Faktor Daya Pada Gedung IDB Laboratory UNESA”, Surabaya, Indonesia, 2020, DOI: 10.26740/jte.v9n3.p697- 707
- [10] Ruliyanta and A. Keraf and R. A. Kusumoputro, “Load Flow Analysis Capacitor Bank dengan Metode Kompensasi Individu dan Kompensasi Global”, Jakarta, Indonesia, DOI: 10.47313/jig.v25i1.1591
- [11] C. E. Uno and L. M. K. Amali and A. I. Tolago, “Analisis Optimasi Penempatan Kapasitor Bank Pada Jaringan Tegangan Menengah 20kV Feeder IS03 Rayon Limboto Untuk Memperbaiki Kualitas