

IMPLEMENTASI *FIELD PROGRAMMABLE GATE ARRAY (FPGA)* PADA *DIGITAL LOGIC TRAINER*

Kartika Dewi¹⁾, Sulaeman²⁾, Reski Praminasari³⁾

^{1,2,3)}Dosen Jurusan Teknik Elektro Politeknik Negeri Ujung Pandang, Makassar

ABSTRACT

The implementation of Field Programmable Gate Array (FPGA) in digital electronics trainers aims to support the learning process and training in the field of digital engineering, especially in the practicum integrated circuit of the D3 Electronics study program, Department of Electrical Engineering, Ujung Pandang State Polytechnic (PNUP). The output of this study is a learning module that is expected to help lecturers and students to utilize the DE2 Board from Altera as a learning aid and Quartus II application as a simulation medium. The method used in the process of making this module is the Experimental method, which uses a direct application system on the Altera DE2 Board. Field Programmable Gate Array (FPGA) is a digital Integrated Circuit (IC) that contains a set of configurable digital blocks. FPGA has three resources namely logic block, I / O block and Interconnection Block. The FPGA implementation in this learning module focuses on making digital trainers where the circuit is integrated and consists of basic logic gates, combinational circuits, flip-flops, and sequential circuits, displaying character numbers on seven segment displays and LEDs. The Analysis Method is in the form of Separate Module Analysis, overall system analysis and feasibility analysis of the use of FPGA in the system. The test results show that the whole series runs according to the testing criteria and the output of the simulator can work well to simulate each instruction using the Verilog programming language.

Keywords: *Altera, digital, FPGA*

1. PENDAHULUAN

Sistem Digital adalah salah satu sistem yang digunakan dalam pemrosesan sinyal atau data. Jauh sebelum era digital, pemrosesan sinyal maupun data dilakukan dengan menggunakan sistem analog. Pada sistem digital nilai keluaran yang dihasilkan memiliki dua keadaan yang pasti, yakni kondisi 0 atau padam dan kondisi 1 atau nyala. Mulanya rangkaian dasar sistem digital berupa gerbang-gerbang logika dasar dan flip-flop yang dibangun menggunakan komponen elektronika diskrit seperti tabung hampa yang selanjutnya dengan ditemukan transistor maka peran tabung hampa digantikan oleh transistor. Rangkaian dasar yang dibangun, dirakit pada sebuah *Printed Circuit Board (PCB)* dan dibuat menjadi modul. Modul-modul ini dipasang pada suatu rak sehingga membentuk suatu sistem yang lengkap. Munculnya teknologi *Integrated Circuit (IC)* memungkinkan manusia membuat rangkaian level bawah yang semakin lengkap.

Perkembangan teknologi *Integrated Circuit (IC)* menghasilkan beragam jenis IC yang dapat digunakan dalam sistem peralatan elektronika dengan kemampuan beban komputasi. Salah satunya adalah prosesor digital *Field Programmable Gate Array (FPGA)* yaitu sebuah *Application Specific Integrated Circuit (ASIC)* yang dapat diprogram sesuai kehendak pengguna. Implementasi operasi-operasi digital dalam bentuk perangkat keras dapat dilakukan dengan FPGA [1].

Untuk menunjang ilmu pengetahuan tentang FPGA maka pada Program Studi (Prodi) D3 Teknik Elektronika Jurusan Teknik Elektro Politeknik Negeri Ujung Pandang menyajikan matakuliah Praktikum Rangkaian Terintegrasi yang mempelajari tentang FPGA dengan penerapan pada rangkaian sistem digital. Praktikum Rangkaian Terintegrasi adalah mata kuliah baru yang merupakan hasil produk revisi kurikulum prodi D3 Elektronika PNUP yang baru diajarkan pada semester genap tahun Ajaran 2018/2019. Dengan Ketidak-tersediaannya Modul ajar akan menjadi salah satu kendala dalam menerapkan materi atau teori pada mata kuliah ini. Adapun tujuan dalam penelitian ini adalah membuat Modul Pembelajaran mata kuliah Praktikum Rangkaian Terintegrasi berbasis FPGA serta memanfaatkan Board DE2 Altera milik Prodi D3 Teknik Elektronika PNUP sebagai alat bantu dari modul pembelajaran mata kuliah Praktikum Rangkaian Terintegrasi dengan penerapan pada rangkaian sistem digital.

Sebelum dilakukannya penelitian ini ada beberapa penelitian yang pernah dilakukan dengan topik yang sama antara lain adalah Pengembangan modul pembelajaran De Lorenzo process control dengan metode jaringan syaraf tiruan (jst) yang berbasis open source yang ditulis oleh Fahmi Abdillah Adji, ArdikWijayanto ST. MT., Ir. Wahjoe Tjatur S., MT, Ronny Susetyoko, S.Si, M.Si. penelitian ini menghasilkan suatu modul

¹Korespondensi penulis: Kartika Dewi, Telp. 081342470250, kartikadewi@poliupg.ac.id

praktikum untuk mempermudah mahasiswa untuk melakukan praktikum yang berhubungan dengan Jaringan Syaraf Tiruan [2].

Penelitian yang lain adalah Peningkatan Proses Belajar Mengajar Sistem Digital Menggunakan Simulator Xilinx, yang ditulis oleh Ir. Hartono Siswono, MT., Elfitri Syahrul, ST., MT., Yulisdin, ST., MT. penelitian ini menghasilkan Satuan acara pengajaran, Handout serta modul praktikum yang membantu dosen dan mahasiswa dalam proses belajar mengajar system digital menggunakan simulator Xilinx.

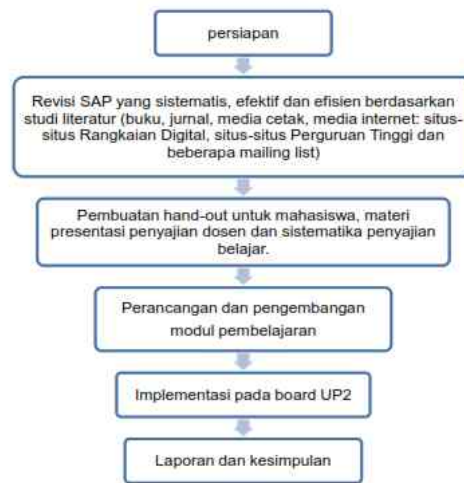
2. METODE PENELITIAN

Penelitian yang dilakukan menggunakan jenis penelitian dengan metode Research and Development (R&D). Metode penelitian dan pengembangan (Research and Development) adalah metode penelitian yang digunakan untuk menghasilkan produk tertentu, dan menguji keefektifan produk tersebut [3]. Penelitian pengembangan bersifat analisis kebutuhan dan dapat menguji keefektifan produk yang dihasilkan supaya dapat berfungsi di masyarakat luas. Produk yang akan dikembangkan berupa Board DE2 Altera yang digunakan pada mata kuliah Praktikum Rangkaian Terintegrasi Prodi D3 Elektronika PNUP. Hasil akhir dari penelitian ini adalah menghasilkan produk berupa Trainer praktikum dan lembar kerja. Penelitian ini menggunakan dua model pengembangan yang digabungkan secara terstruktur, yakni [4]:

1. Model pengembangan lembar kerja praktikum (*Jobsheet*)
2. Model pengembangan Trainer Praktikum

Model pengembangan lembar kerja praktikum (*Jobsheet*) menggunakan pendekatan dengan tahapan sebagai berikut: (1) perencanaan penulisan modul (2) menulis modul, (3) review, ujicoba dan revisi , (4) finalisasi [3]. Sedangkan model pengembangan Trainer Praktikum menggunakan pendekatan model waterfall dengan tahapan (1) Studi Pendahuluan, (2) Analisa Kebutuhan, (3) Perancangan Sistem, (4) Kalibrasi, (5) Perancangan Perangkat Keras dan Lunak, (6) Implementasi dan Pengujian, dan (4) Evaluasi [10]. Dua tahap model pengembangan ini disusun menjadi sebuah prosedur pengembangan yang saling berkaitan.

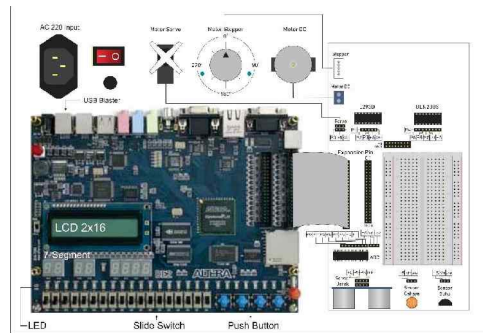
Adapun diagram alir tahapan perancangan penelitian ini ditunjukkan pada gambar 1.



Gambar 1. Diagram Alir Tahapan perancangan

Penelitian ini dilaksanakan di Laboratorium Sistem Digital dan Bengkel Program Studi D3 Teknik Elektronika Pada Bulan Maret 2019 sampai dengan November 2019 dengan responden dalam penelitian meliputi Tim Dosen Praktikum Rangkaian Terintegrasi dan Mahasiswa D3 Teknik Elektronika Tingkat 2. Objek Penelitian adalah modul Board DE2 Altera.

Dari Instrumen observasi dan wawancara yang dilakukan dalam rangka pengumpulan data awal selanjutnya dibuat rancangan sistem modul trainer dengan tampilan *mainboard* seperti yang ditunjukkan gambar 2.



Gambar 2. Desain Layout Modul Trainer FPGA dengan Simulator Input/Output

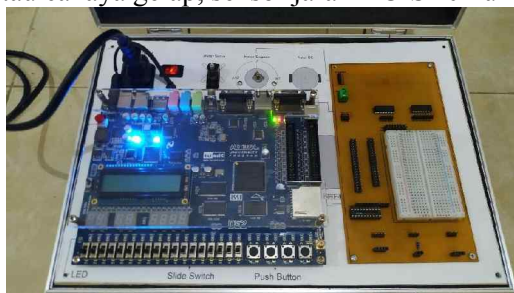
3. HASIL DAN PEMBAHASAN

Pada bagian ini akan disajikan hasil penelitian yang terdiri dari bagian hasil perancangan dan penyajian data. Untuk bagian hasil perancangan terkait model trainer praktikum yang telah dibuat, sedangkan penyajian data yang ditampilkan adalah hasil pengujian dari piranti yang dibuat dengan metode *black-box testing*. Adapun pembahasannya akan dijelaskan mengenai deksripsi proses pembuatan trainer hingga tahap pengujiannya dan analisis data hasil pengujian.

3.1. Piranti Trainer FPGA

Proses Perancangan media trainer dan Lembar Kerja/*Jobsheet* mikrokontroler dibuat sesuai rancangan tahapan penelitian berdasarkan hasil observasi pada laboratorium Sistem Digital Program Studi D3 Teknik Elektronika Politeknik Negeri Ujung Pandang (PNUP) saat pelaksanaan Praktikum rangkaian terintegrasi.

Pada bagian perancangan sistem perangkat keras (Hardware) terdapat Cyclone II FPGA 2C35 sebagai pengontrol utama untuk dihubungkan pada beberapa komponen seperti Sensor Suhu LM35, Sensor LDR, Sensor Jarak HC-SR04, Motor DC, Motor Servo, Motor Stepper, dan ADC 0804. FPGA berfungsi sebagai tempat membuat dan mengeksekusi program, program dalam FPGA dapat diubah atau diedit kembali sehingga dapat membuat banyak percobaan dalam trainer ini. Simulator yang terdapat pada FPGA ini diantaranya LCD untuk menampilkan karakter, simulator motor servo untuk memperlihatkan rotasi, LED simulator untuk menunjukkan apakah port-port tersambung atau tidak, seven segment untuk menampilkan beberapa karakter, sensor suhu LM35 untuk mengidentifikasi suhu, sensor cahaya LDR untuk mengidentifikasi cahaya terang atau cahaya gelap, sensor jarak HC-SR04 untuk mendeteksi jarak suatu objek.



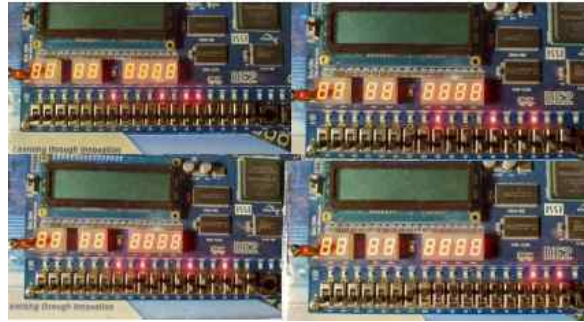
Gambar 3. Hasil Perancangan Modul Praktikum Elektronika Digital Berbasis FPGA

3.2. Pengujian Sistem

Tahapan selanjutnya setelah produk Trainer dan lembar kerja selesai adalah proses pengujian sistem untuk mengetahui fungsionalitas dari produk yang telah dibuat dan uji coba produk oleh tim dosen, teknisi dan mahasiswa(i) D3 Teknik Elektronika PNUP. Pada tahap uji coba fungsionalitas dari produk yang dibuat dilakukan oleh dosen teknik Elektronika yang menjadi bagian dari tim pengajar praktikum Mikrokontroler dibantu oleh satu orang teknisi. Pengujian ini bertujuan untuk memastikan setiap bagian dari trainer berfungsi sebagaimana mestinya sehingga layak untuk digunakan sebagai media pembelajaran. Pengujian modul praktikum meliputi pengujian terhadap percobaan digital modul Input/Output seperti: 1) pengujian gerbang logika dasar; 2) Hukum-hukum aljabar; 3) Flip-Flop; 4) Counter; 5) Pengujian Seven Segment; 6) Pengujian LCD; 7) Pengujian Sensor Cahaya LDR; 8) Pengujian Sensor Suhu LM35; 9) Pengujian Sensor Jarak HC-SR05; 10) Pengujian Motor Sevo; 11) Pengujian Motor DC dengan PWM; 12) Pengujian Motor Stepper.

3.2.1. Pengujian Gerbang Logika

Ujicoba gerbang logika menggunakan logika gerbang dasar. Dalam praktikum elektronika digital, secara umum gerbang logika dibuat menggunakan IC fisik. Dengan teknologi FPGA maka gerbang dasar tersebut pada penelitian ini kami buat menggunakan skematik diagram dan bahasa pemrograman Verilog. Hasil pengujian untuk gerbang logika dasar telah sesuai dengan kode program dimana *slide switch* sebagai input dan LED sebagai output. Hasil Pengujian Gerbang Logika dasar dan pengukurannya ditunjukkan pada gambar 4. dan table 1, 2, 3, 4.



Gambar 4. Hasil Simulasi dan Pengujian Gerbang Logika

Tabel 1 Tabel pengujian Gerbang AND Tabel 2 pengujian Gerbang OR

INPUT		OUTPUT
SW0	SW1	LED0
0	0	0
0	1	0
1	0	0
1	1	1

INPUT		OUTPUT
SW2	SW3	LED1
0	0	0
0	1	1
1	0	1
1	1	1

Tabel 3 Pengujian Gerbang NOT Tabel 4 Pengujian Gerbang NAND

INPUT	OUTPUT
SW4	LED2
0	1
1	0

INPUT		OUTPUT
SW5	SW6	LED3
0	0	1
0	1	1
1	0	1
1	1	0

Pada percobaan gerbang logika terdapat 2 cara yaitu dengan assign atau dengan menuliskan langsung gerbang logikanya. Untuk assign digunakan karakter khusus untuk menandakan gerbang logika apa yang akan dibuat yaitu ;

- Gerbang AND \Rightarrow input&input;
- Gerbang OR \Rightarrow input | input;
- Gerbang NOT \Rightarrow ~input;
- Gerbang NAND \Rightarrow ~(input&input);
- Gerbang NOR \Rightarrow ~(input|input);
- Gerbang EX-OR \Rightarrow input^input;

Sementara jika menuliskan langsung gerbang logikanya, bisa dituliskan sebagai berikut ;

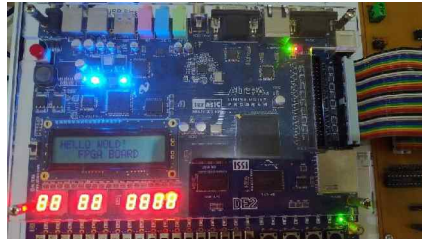
- Gerbang AND \Rightarrow and (Output,Input);
- Gerbang OR \Rightarrow or (Output,Input);
- Gerbang NOT \Rightarrow not (Output,Input);
- Gerbang NAND \Rightarrow nand (Output,Input);
- Gerbang NOR \Rightarrow nor (Output,Input);
- Gerbang EX-OR \Rightarrow xor (Output,Input);

Karena semua gerbang logika kecuali gerbang logika NOT memiliki 2 masukan dan satu keluaran, maka jumlah switch yang digunakan lebih banyak dari jumlah led. Agar desain program dapat diintegrasikan dengan

modul Altera DE2, maka harus dilakukan konfigurasi pin pada pin planners kemudian di-compile dan dihubungkan ke board dengan USB-Blaster.

3.2.2. Pengujian LCD

Pengujian tampilan text LCD 2x16 pada modul praktikum elektronika digital berbasis FPGA ini menggunakan LCD pada board Altera DE2. Dalam penulisan programnya digunakan tabel ASCII untuk menampilkan karakter pada masing-masing kolom dan baris LCD. Hasil pengujian LCD ditunjukkan pada gambar 5 yang menampilkan kalimat “HELLO WORLD!” pada baris pertama dan “FPGA BOARD” pada baris kedua.

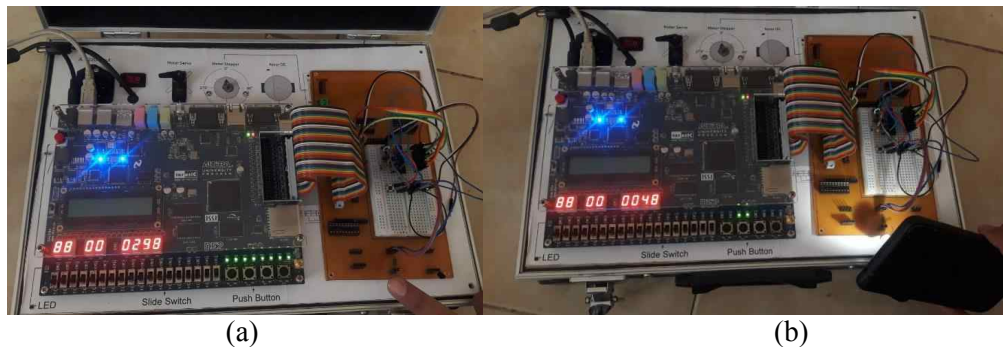


Gambar 5. Hasil pengujian LCD

Hasil Pengujian menampilkan keluaran pada output LCD sesuai dengan inputan yang diinginkan dengan menampilkan kalimat “HELLO WORLD!” pada baris pertama dan “FPGA BOARD” pada baris kedua.

3.2.3. Pengujian Sensor Cahaya

Tahap pengujian sensor cahaya menggunakan komponen *Light Dependent Resistor* (LDR). Board Altera DE2 belum dilengkapi dengan sistem *Analog to Digital Converter* (ADC). Oleh karena itu, kami memerlukan sebuah IC *Analog to Digital Converter* (ADC) eksternal yang dipasang sebelum masuk ke Board FPGA. Dengan ADC, output tegangan pada sensor akan dikonversi ke nilai digital 8-bit, kemudian dihubungkan ke pin GPIO pada modul. Hasilnya akan ditampilkan berupa nilai biner pada output LED dan Seven Segment dalam nilai desimal. Jika intensitas cahaya yang diberikan kepada sensor cahaya LDR minim (kondisi gelap) maka nilai tegangan outputnya akan besar karena nilai resistansi LDR kecil, sebaliknya jika intensitas cahaya yang diberikan kepada sensor cahaya LDR besar (kondisi terang) maka nilai tegangan outputnya akan kecil karena nilai resistansi LDR besar. Hasil Pengujian Sensor Cahaya ditunjukkan pada gambar 6 dan data pengukuran pada tabel 5.



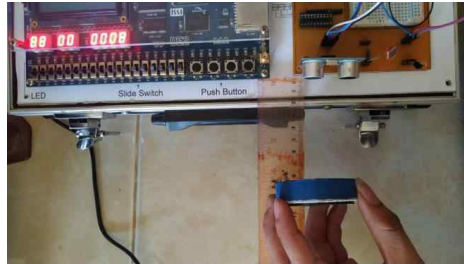
Gambar 6. Pengujian Sensor Cahaya LDR Kondisi Gelap (a) dan terang (b).

Tabel 5 Data pengukuran Sensor Cahaya LDR

Cahaya	Nilai Tegangan	Pembacaan Nilai ADC
Terang	0,1	48
Cukup terang	2,48	508
Gelap	5	298

3.2.4. Pengujian Sensor Jarak

Pengujian sensor Jarak menggunakan sensor ultrasonic tipe HC-SR04. Hasil data pengukuran sensor dikeluarkan pada penampil *seven segment*, selanjutnya nilai seven segment dibandingkan dengan pengukuran secara manual menggunakan penggaris. Hasil pengujian seperti ditunjukkan pada gambar 7 dan data hasil pengukuran ditunjukkan pada tabel 6.



Gambar 7. Pengujian Sensor Jarak HC-SR04

Tabel 6. Data pengukuran Sensor Jarak HC-SR04

Pengukuran Manual	Pengukuran sensor	Presentase kesalahan
4 cm	4 cm	0 %
5 cm	5 cm	0 %
8 cm	8 cm	0 %

Pengujian data sensor memperlihatkan nilai-nilai pengukuran yang mengindikasikan antara perangkat lunak dan perangkat keras berfungsi sesuai dengan nilai yang diinginkan. Hal ini menunjukkan bahwa modul aplikasi sensor ultrasonik pada board FPGA bias diterapkan pada praktikum.

Dari Proses Pengujian fungsional trainer terdapat beberapa perbaikan yang dilakukan berdasarkan saran dari tim validasi. Beberapa perbaikan pada trainer yakni (1) penambahan papan *white kit* dengan ukuran yang lebih kecil, (2) memperpanjang kabel *Jumper*, dan (3) penambahan diagram skematik *trainer*.

4. KESIMPULAN

Berdasarkan hasil ujicoba terhadap modul trainer FPGA Altera DE2 menggunakan beberapa simulator input output seperti pada LED, *seven segment*, LCD, Sensor cahaya dan sensor jarak, maka kami mengambil kesimpulan bahwa: (1) Implementasi pada modul Board DE2 Altera berhasil dilakukan; (2) Penggunaan Verilog memudahkan dalam melakukan implementasi.

5. DAFTAR PUSTAKA

- [1] Zeidman, B.2004, *Introduction to CPLD and FPGA Design*, Embedded System Conference, San Fransisco.
- [2] Praminasari, Reski. 2014. Perancangan modul matakuliah perancangan sistem digital berbasis Verilog HDL., Makassar
- [3] Sugiyono. 2010. Metode Penelitian Pendidikan Pendekatan Kuantitatif, Kualitatif, dan R&D. Bandung: Alfabeta
- [4] Kifaya, Dkk. 2019. Desain dan Implementasi modul trainer Arduino pada praktikum Mikrokontroler., Makassar

6. UCAPAN TERIMA KASIH

Terimakasih Kami ucapkan untuk Unit Penelitian dan Pengabdian Masyarakat Politeknik Negeri Ujung Pandang dan Program Studi D3 Teknik Elektronika atas bantuan dan kerjasamanya sehingga penelitian ini bisa terlaksana.